

- 2.1) Determinar el número de llaves para un convertidor D/A de N bits, usando una cadena simple de resistencias y sin decodificador digital adicional.

Solución: $N = 2^{m+1} - 2$

- 2.2) Suponga que tenemos un convertidor D/A de 8 bits basado en una cadena de resistencias y un decodificador digital y que la resistencia total de la cadena son 400Ω , la resistencia de las llaves de paso 400Ω y que las capacidades de difusión asociadas a las llaves son $0.1 pF$. Ignorando otros posibles efectos y usando la aproximación de la constante de tiempo en lazo abierto, determinar el peor caso de tiempo de establecimiento para un error inferior al 0.1%.

Solución: $T = 26,7 ns$

- 2.3) Determinar una expresión para el número de llaves en un convertidor D/A de N bits basado en una cadena de resistencias plegada.

Solución: $N_{llaves} = 2^N + 2^{\frac{N}{2}+1} - 2$

- 2.4) Suponga que los resistores de la primera cadena de resistores de un convertidor D/A de 10 bits basado en múltiples cadenas de resistores deben aparearse con una precisión del 0.1 % mientras que la segunda cadena debe aparearse con una precisión del 1.6 %. La primera cadena está controlada por los 4 bits más significativos mientras que la segunda lo está por los 6 menos significativos. Si $V_{ref} = 5V$, ¿Cual es el máximo offset que puede ser tolerado en los amplificadores operacionales?.

Solución: caso 1 (segunda cadena no se invierte) $V_{off} < V_{ref} / 2^{N+2}$
caso 2 (segunda cadena se invierte) $V_{off} < V_{ref} / 2^{N+1}$

- 2.5) Dado un convertidor D/A de 10 bits basado en pesado binario de resistores y suponiendo que R_F es elegido de manera que la tensión de salida va desde 0 a $V_{ref} - V_{LSB}$ determinar:
a) La relación máxima entre resistencias.
b) La relación entre las intensidades que circulan a través de las llaves para b_1 y b_{10} .

Solución: a) $relacion = 2^{N-1} = 2^9$ b) $relacion = 2^{N-1} = 2^9$

- 2.6) Se quiere realizar un convertidor D/A de 4 bits basado en resistores pesados binariamente como el de la Figura 1, que debe tener 10 bits de linealidad. Ignorando otros efectos no ideales excepto el error de desapareamiento de las resistencias, determinar cual es el desapareamiento máximo permitido para cada uno de los resistores asociados a los bits b_2 al b_4 con respecto al del resistor asociado a b_1 .

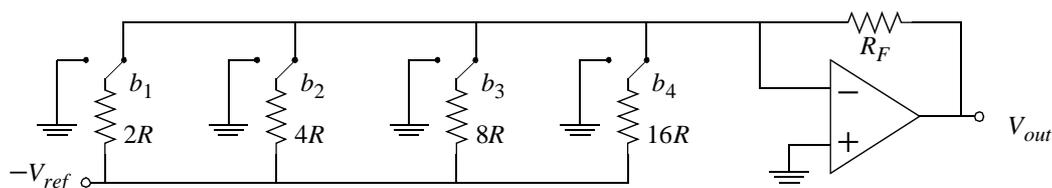


Figura 1: Convertidor D/A de 4 bits basado en resistores pesados binariamente

Solución: $\xi_2 = 2\xi_1$ $\xi_4 = 8\xi_1$

2.7) Considerar un convertidor D/A de 8 bits construido usando condensadores pesados binariamente con tolerancias de $\pm 0.5\%$. Determinar cual será el peor caso de no linealidad diferencial y a que transición ocurrirá.

Solución: El peor caso ocurrirá al cambiar del código 01111111 al 10000000 y será $E_{\max} = 1.275\text{LSB}$.

2.8) Considere el convertidor de la Figura 2 donde se ha utilizado un único resistor en serie para el convertidor de N bit y donde N es un número par. Determinar:

- Cual es el posicionamiento óptimo del resistor serie.
- Cual es el valor para la resistencia del resistor serie.
- Cual es la mejora en la relación entre resistencias comparado con el uso de todos los elementos escalados binariamente.

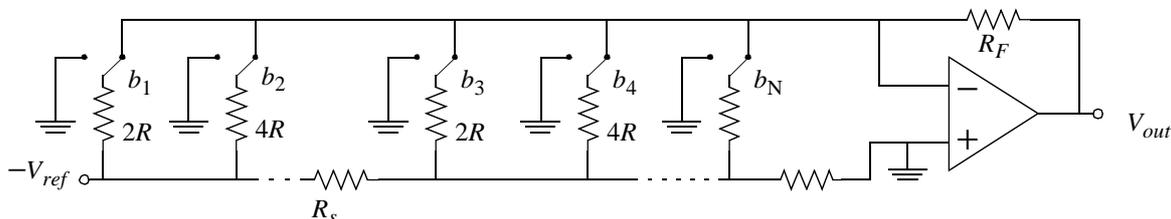


Figura 2: Convertidor D/A basado con reducida relación entre resistencias

Solución: a) El posicionamiento óptimo es en el centro.

$$b) R_s = (2^{N/2} - 1)R$$

c) la mejora es en un factor $2^{N/2}$.

2.9) Dibujar el circuito para un convertidor D/A de 8 bits basado en cadenas de resistores con resistor en serie, donde el resistor serie es insertado entre los bits b_4 y b_5 . Ignorando R_F , ¿cual es el coste en resistencias unitarias?. Repita el ejercicio insertando el resistor serie entre los bits b_2 y b_3 y también entre el b_6 y b_7 . Considere que la resistencia más pequeña es de valor $2R_u$.

Solución: a) Coste = 47 resistencias unitarias

b) Coste = 107 resistencias unitarias

c) Coste = 71 resistencias unitarias

2.10) Suponiendo que todas las llaves en la Figura 3 son MOSFETS y están escaladas para que la caída de tensión entre drenador y fuente sea 100 mV (incluyendo S_4 que está siempre encendida), mostrar que no hay de pérdida de precisión.

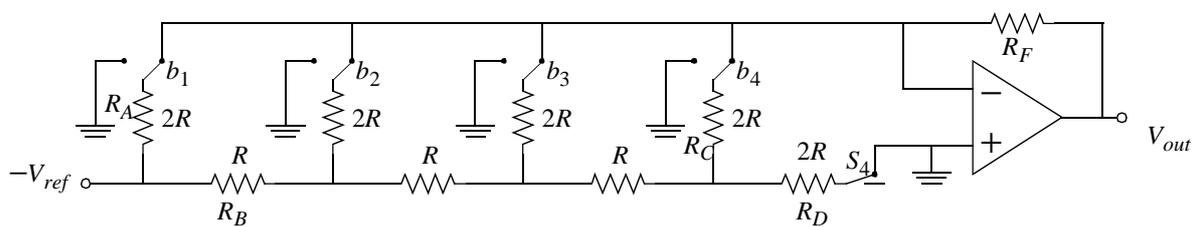


Figura 3: Convertidor de 4 bit basado en una escalera R-2R.

2.11) Para el convertidor de la Figura 3, ¿Cual es el error a la salida (medido en LSBs) cuando $R_A = 2.01 R_B$? ¿Y cuando $R_C = 2.01 R_D$?

Solución: a) $\xi = -0,004 LSB$

b) $\xi = -7,7510^{-3} LSB$

2.12) Mostrar el funcionamiento del convertidor D/A de la Figura 4. Estimar la velocidad de este circuito si el amplificador es ideal, $R = 10 K\Omega$ y todos los nudos tienen una capacidad a tierra de $0.5 pF$.

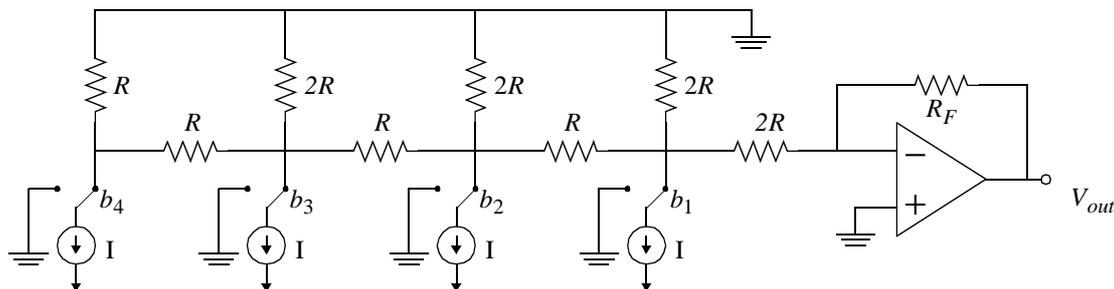


Figura 4: Convertidor de 4 bit basado en una escalera R-2R.

Solución: $T = 46ns$

2.13) Considere el convertidor D/A mostrado en la Figura 4, donde $I = 1 mA$, $R_F = 2 K\Omega$ y $R = 10 K\Omega$. Si el convertidor es perfectamente lineal pero tiene un error de offset de $0.15 LSB$ y un error de ganancia de $0.2 LSB$, encontrar los niveles de salida para las entradas 0000, 1000 y 1111.

$$V_o|_{0000} = ([0,15 + 0]/12)V = 0,0125V$$

$$\text{Solución: } V_o|_{1000} = \left(\left[0,15 + \frac{(15 + 0,2)}{15} 8 \right] / 12 \right) V = 0,7589V$$

$$V_o|_{1111} = \left(\left[0,15 + \frac{(15 + 0,2)}{15} 15 \right] / 12 \right) V = 1,279V$$

2.14) Un convertidor D/A de 12 bits produce un glitch de tensión de 0.5 V cuando cambia el MSB. Encontrar la reducción del glitch de tensión si se usa un código termométrico en los primeros 4 bits mientras que se mantiene el pesado binario para los restantes 8 bits.

Solución: $\Delta V = \frac{0,5V}{2^4} = 0,03V$

2.15) Se realiza un convertidor D/A usando fuentes de intensidad apareadas dinámicamente, como las mostradas en la Figura 5. Suponiendo que todos los transistores son ideales, encontrar W/L para el transistor Q_1 para que $V_{GS} = 3V$ cuando $I_{ref} = 50 \mu A$, $V_{TO} = 1V$, y $\mu_n C_{ox} = 92 \mu A/V^2$. Si la llave S_1 provoca un error aleatorio de inyección de carga de $1 mV$, ¿cual es el error relativo esperado en la corriente durante la fase de mantenimiento?

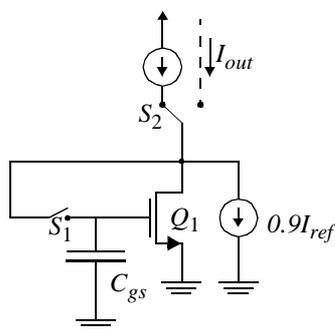


Figura 5: Fuente de intensidad con calibración dinámica.

Solución: a) $\frac{W}{L} = 0,027$

b) $\Delta I = 5nA$

2.16) Repetir el problema 2.15 si el diseño no incorpora la fuente de intensidad de valor $0.9 I_{ref}$

Solución: a) $\frac{W}{L} = 0,27$

b) $\Delta I = 50nA$